

BUNDESREPUBLIK DEUTSCHLAND**PRIORITY
DOCUMENT**SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

EP 04 / 11925

REC'D 07 DEC 2004

WIPO

PCT

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung****Aktenzeichen:**

103 49 405.7

Anmeldetag:

21. Oktober 2003

Anmelder/Inhaber:austriamicrosystems AG,
Unterpremstätten/AT**Bezeichnung:**

Aktive Schutzschaltungsanordnung

IPC:

H 02 H, H 01 L

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.****München, den 11. November 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag****Klostermeyer**

Beschreibung

Aktive Schutzschaltungsanordnung

- 5 Die Erfindung betrifft eine Schaltungsanordnung zum Schutz von integrierten Halbleiterschaltungen vor elektrischen Pulsen oder elektrischen Überspannungen.

10 Derartige Pulse oder Überspannungen können beispielsweise bei sogenannten elektrostatischen Entladungen auftreten (englisch: ESD, Electrostatic Discharge). Die elektrostatischen Entladungen können zu Schäden an integrierten elektronischen Schaltkreisen bis hin zu deren Totalzerstörung führen.

15 Aktive ESD-Schutzschaltungen für verschiedenste Anwendungen gewinnen zunehmend an Bedeutung, z.B. in der Automobiltechnik. Hier besteht das Erfordernis, derartige Schaltungen auch für deutlich höhere ESD-Pegel als bisher
20 üblich auszulegen. Aktive ESD-Schutzschaltungen werden meistens durch den Anstieg des ESD-Signals getriggert. Der Spannungsanstieg pro Zeiteinheit wird dabei detektiert und über eine Ansteuerschaltung ein Schutztransistor durchgeschaltet.

25 Aus der US 6,465,768 ist ein ESD-Schutzmittel in integrierter Schaltungstechnik mit einem n-Kanal MOS-Feldeffekttransistor und einem parasitären npn-Bipolartransistor bekannt, dessen Kollektor-Emitter-Strecke
30 parallel zum NMOS-Transistor geschaltet ist. Weiterhin ist eine p-Wanne mit einem Bias-Schaltkreis vorgesehen, der bei Auftreten eines ESD-Pulses einen triggernden Substratstrom auslöst, welcher wiederum den parasitären Bipolar-Junction-

Transistor durchschaltet, so daß eine ESD-Überspannung an einem I/O-Pin des Schaltkreises schnell abgeleitet wird. Oft ist gewünscht, nicht nur ein separates I/O-Pad vor ESD-Einwirkung zu schützen, sondern auch die Versorgungsleitung selbst.

Figur 1 zeigt als firmeninterne Schaltung eine aktive Schutzschaltungsanordnung, die beispielsweise ein RC-Element umfasst, welches eine nachgeschaltete Inverterkette triggert, die einen Schutztransistor ansteuert. Im Fehlerfall, also bei Vorliegen einer unzulässig hohen Spannung, wird diese Überspannung durch den Schutztransistor gegen Masse abgeleitet und so nachfolgende Baugruppen vor der hohen Spannung schützt. Der Transistor kann demnach als aktiv getriggelter Überspannungsableiter verstanden werden.

Bei ESD-Schaltungen können verschiedene Probleme auftreten. Einerseits ist es nicht erwünscht, daß der Schutztransistor beim Hochfahren der Spannung (power-on) des Schaltkreises aktiviert wird. Das kann bei entsprechender Dimensionierung der ESD-Schaltung z.B. geschehen aufgrund eventuell auftretender, steiler Signalflanken der Versorgungsspannung oder auch bereits, weil die Anstiegszeit der Spannung auf der Versorgungsleitung nicht ausreichend langsamer ist als die Anstiegszeit eines ESD-Pulses. Dann benötigt man einen größeren Strom während der Hochfahrzeit, um die aktive Schutzschaltung wieder auszuschalten.

Ein weiteres Problem kann im Fall eines unerwünschten Ansprechens der ESD-Schaltung beim Hochfahren der Spannung (power-up) des Schaltkreises dadurch entstehen, dass aufgrund des so aktivierten Schutztransistors in unerwünschter Weise die Versorgungsspannung einbricht oder zumindest die

Anstiegszeit verlangsamt wird. Dadurch wiederum wird der Schutztransistor hochohmig und kann ganz abschalten. Das darauf folgende schnelle Ansteigen der Versorgungsspannung kann, wie leicht vorstellbar ist, dazu führen, dass auf der

5 Versorgungsleitung ein Schwing- oder Kippeffekt auftritt. Dieses nachteilhafte Verhalten beim Einschalten der Versorgungsspannung kann auch im Normalbetrieb durch elektromagnetische Störeinkopplungen ausgelöst werden. Die Schwing- oder Kippeffekte wiederum führen zu langen Einschaltzeiten des integrierten Schaltkreises, die unerwünscht sind, weil ge-
10 ringe Einschaltzeiten ein bedeutender Aspekt der Produktspezifikation sind und somit einen Wettbewerbsvorteil darstellen. Auch führen die Schwing- oder Kippeffekte zu einer geringeren EMC-Fähigkeit des Produkts.

15

Es kann weiter vorgesehen sein, bei Tests der Funktionsfähigkeit von zu schützenden Schaltungen auf elektromagnetische Verträglichkeit (EMV oder EMC(Electromagnetic Compatibility)) EMC-Testsignale als Störsignale einzusetzen. Wenn
20 die Schutzschaltungsanordnung auf diese schnellen Störsignale zu empfindlich reagiert, kann die Schutzschaltung aktiviert werden und ein erneutes Hochfahren der Versorgungsspannung (power-on-reset) auslösen. Dies bedeutet einen Fehlzustand der EMC-Charakterisierung.

25

Der Erfindung liegt die Aufgabe zugrunde, eine aktive Schutzschaltung anzugeben, die ein demgegenüber verbessertes Ansprechverhalten zeigt.

30

Diese Aufgabe löst die Erfindung mit den Merkmalen des Patentanspruchs 1. Vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind Gegenstand der abhängigen Ansprüche.

Die Erfindung wird im folgenden anhand von Ausführungsbeispielen im Zusammenhang mit den Figuren 1 und 2 näher erläutert.

5

Es zeigen

Figur 1 eine bereits erwähnte schematisch dargestellte Schutzschaltungsanordnung und

10

Figur 2 eine schematisch dargestellte Schutzschaltungsanordnung mit verbesserten Eigenschaften.

Gleiche oder gleichwirkende Elemente sind in den Figuren mit gleichen Bezugszeichen versehen.

15

Gemäß Figur 1 ist eine aktive Schutzschaltung 1 an eine Leitung VDD mit Versorgungspotential und eine Leitung VSS mit Bezugspotential angeschlossen. Zwischen VDD und VSS liegt somit die Versorgungsspannung. Parallel zu dieser Schutzschaltung kann einerseits eine Eingangsschaltung und/oder andererseits eine zu schützende Nutzschaltung angeschlossen sein, die in der Figur nicht dargestellt sind. Die Eingangsschaltung kann auch einfach ein mit VDD verbundener Anschluss (pad) sein.

20

25

30

Der Widerstand R1 bildet mit der Kapazität C1 ein RC-Glied. Bevorzugt ist der Widerstand R1 als Diffusionswiderstand und die Kapazität C1 als Oxid- bzw. Gateoxidentkapazität ausgebildet.

Beim Auftreten eines ESD-Pulses oder einer EMC-Störung triggert das RC-Glied aus R1 und C1 eine nachgeschaltete Inver-

terkette aus den seriell hintereinander geschalteten Invertern I1, I2 und I3. Ein Inverter invertiert das an seinem Eingang anliegende Signal und stellt dieses an seinem Ausgang bereit. Der Ausgang von I3 ist mit dem Steuereingang eines Schutztransistors ST so verbunden, dass der Inverter den Schutztransistor ST durchschalten kann, um das Störsignal auf der Leitung VDD gegen Bezugspotential VSS abzuleiten. Die Anzahl der Inverter ist dabei unter anderem auf den Kanaltyp des Schutztransistors ST so abgestimmt, dass dieser bei einem ESD-Puls oder einer EMC-Störung durchschaltet. Der Schutztransistor ST ist in seiner Dimensionierung so groß ausgelegt, dass er die an VDD auftretenden Störsignale ableiten kann.

Als grobe Dimensionierungsregel gilt, dass die Schaltung so ausgelegt sein soll, dass die maximale Anstiegszeit von Nutzsignalen auf der Leitung VDD, beispielsweise beim Einschaltvorgang der Spannungsanstieg der Versorgungsspannung, etwa tausend mal langsamer sein soll als die Anstiegszeit des ESD- oder EMC-Pulses ist.

Wenn bei einer Schaltung gemäß Figur 1 die eingangs genannten Probleme des unerwünschten Einschaltens der Schutzschaltung oder der Schwing- bzw. Kippeffekte auftreten, kann die Schaltung wie in Figur 2 beschrieben und gezeigt verbessert werden.

Gemäß Figur 2 weist die Schutzschaltungsanordnung ebenfalls eingangsseitig ein RC-Glied aus dem Widerstand R10 und der Kapazität C10 auf. Beide Elemente können wie R1 und C1 als Diffusionswiderstand bzw. Oxidkapazität ausgebildet sein. Eine von dem RC-Glied aus R10 und C10 getriggerte Inverterkette aus den in Serie geschalteten Invertern I10, I11

und I12 steuert ausgangsseitig den Schutztransistor ST als Ableitungstransistor an.

5 Gemäss der Weiterbildung der Erfindung können mit zweckentsprechend dimensionierten und an geeigneter Stelle in die oben beschriebene ESD-Schutzschaltung, insbesondere die Inverterkette, eingebrachten Pull-Up- und Pull-Down-Widerständen die beschriebenen Probleme wie Schwingneigung und EMC-Überempfindlichkeit beseitigt werden. Die Pull-Up- und Pull-Down-Widerstände sind dabei gegen Versorgungspotential und/oder Bezugspotential geschaltet. Dadurch wiederum kann die Einschaltgeschwindigkeit so geschützter Schaltkreise im Hinblick auf ein Hochfahren der Versorgungsspannung erhöht werden.

15 Im konkreten Ausführungsbeispiel der Figur 2 bedeutet das, dass der Widerstand R11 zwischen VDD und den Verbindungspunkt von I11 und I12 geschaltet ist. Andererseits ist der Widerstand R12 zwischen VSS und den Verbindungspunkt von I10 und I11 geschaltet, während der Widerstand R13 zwischen VSS und den Verbindungspunkt von I12 und das Gate von ST geschaltet ist. Wenn R10 mit etwa 1 MOhm dimensioniert ist, betragen im Ausführungsbeispiel die Widerstandswerte von R11 bis R13 etwa jeweils 5 kOhm.

25 Es hat sich gezeigt, dass die gemäss Figur 2 angeordneten Pull-Up- und Pull-Down-Widerstände R11, R12 und R13 eine beschriebene Schwing- oder Kippneigung der Schaltung nach Figur 1 stark verringern und die EMC-Fähigkeiten der Schaltung deutlich verbessern. Das bedeutet, dass für einen sicheren Betrieb der Schaltung 10 die Anstiegszeit der Spannungsversorgung bei power-on nur noch etwa einhundert mal langsamer zu sein braucht als die Anstiegszeit des ESD-Pulses oder des

EMC-Störsignals. Im Vergleich zu Schaltung 1 der Figur 1
heisst das eine um den Faktor 10 schnellere zulässige An-
stiegszeit des power-on-Nutzsignals beim Einschalten der
Nutzschaltung. Mit dieser Verbesserung lassen sich gleich-
5 zeitig das Design und die Spezifikationen der Nutzschaltung
des Produkts verbessern.

Patentansprüche

- 5 1. Schaltungsanordnung zum Schutz von integrierten Halbleiterschaltungen vor elektrischen Pulsen oder elektrischen Überspannungen mit
- einem RC-Element aus der Serienschaltung eines ersten Widerstands (R1; R10) und einer Kapazität (C1; C10), das zwischen zwei Versorgungspotentialleitungen (VDD, VSS) geschaltet ist,
 - 10 • einer Kette aus hintereinander in Serie geschalteten Invertern (I10 - I12), die eingangsseitig mit dem Verbindungspunkt des ersten Widerstands (R1; R10) und der Kapazität (C1; C10) verbunden ist, und
 - 15 • mit einem Schutztransistor (ST), der an seinem Steuerungseingang mit dem Ausgang der Inverterkette verbunden und ausgangsseitig mit den zwei Versorgungspotentialleitungen (VDD, VSS) verbunden ist.
- 20 2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass die Verbindungspunkte der Inverter (I10 - I12) untereinander und mit dem Schutztransistor (ST) jeweils mit einem Widerstand (R11, R12, R13) verbunden sind, wobei die Widerstände an ihrem jeweils anderen Anschluss mit einer der Versorgungspotentialleitungen (VDD, VSS) verbunden sind.
- 30 3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Widerstände wechselseitig mit je einer der Versorgungspotentialleitungen (VDD, VSS) verbunden sind.
- 35 4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass der Eingang des letzten Inverters (I12) der Inverterkette über einen der Widerstände (R11) mit der einen Ver-

sorgungspotentialleitung (VDD) und der Ausgang des letzten Inverters (I12) der Inverterkette über einen anderen der Widerstände (R12) mit der anderen Versorgungspotentialleitung (VSS) und mit dem Steuereingang des Schutztransistors (ST) verbunden ist.

5

5. Schaltungsanordnung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet,
dass der erste Widerstand (R10) ein Diffusionswiderstand ist.

10

6. Schaltungsanordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet,
dass die Kapazität (C1; C10) eine Oxidkapazität ist.

15

Zusammenfassung

Aktive Schutzschaltungsanordnung

- 5 Es wird eine Schaltungsanordnung zum Schutz von integrierten Halbleiterschaltungen vor elektrischen Pulsen oder elektrischen Überspannungen vorgeschlagen mit einem RC-Element aus der Serienschaltung eines ersten Widerstands (R1; R10) und einer Kapazität (C1; C10), das zwischen zwei Versorgungspotentialleitungen (VDD, VSS) geschaltet ist, mit einer Kette
10 aus hintereinander in Serie geschalteten Invertern (I10 - I12), die eingangsseitig mit dem Verbindungspunkt des ersten Widerstands (R1; R10) und der Kapazität (C1; C10) verbunden ist, und mit einem Schutztransistor (ST), der an seinem Steu-
15 ereingang mit dem Ausgang der Inverterkette verbunden und ausgangsseitig mit den zwei Versorgungspotentialleitungen (VDD, VSS) verbunden ist.

Figur 2

Fig. 1

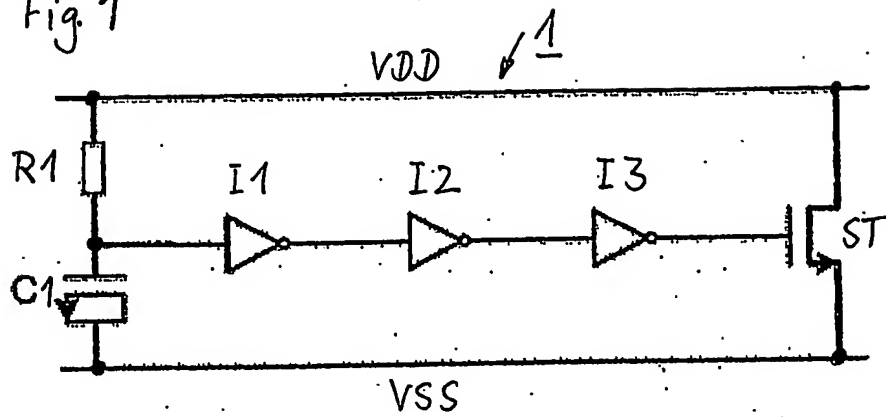


Fig. 2

